

# 第 1 章 半导体制造

## 一、单元概述

### 1. 主要知识内容

本章主要讲解半导体制造工艺,包括硅的制造和典型的半导体工艺技术,其中工艺包括光刻、氧化、离子注入、淀积、刻蚀、化学机械抛光和金属化。

### 2. 总体目标

- (1) 清楚晶体生长过程;
- (2) 说出晶圆制备流程;
- (3) 了解半导体工艺技术类别;
- (4) 理解光刻、氧化、离子注入、淀积、刻蚀的原理。

## 二、重难点及解决方案

### 1. 重点与难点

重点:晶圆制备流程;半导体工艺分类

难点:光刻流程及其与版图之间的关系。

### 2. 解决方案

针对衬底材料硅,通过对晶圆生长、晶体生长和晶片制备三个方面进行介绍。

集成电路是按工艺步骤顺序加工完成的,随着工艺加工过程逐步进行,各种材料层被逐步叠加到集成电路上,芯片越来越厚。每一步工艺都对应着一个几何图形,这些几何图形彼此关联形成三维的器件结构,正是这些共同工作的器件构成了集成电路芯片。集成电路版图是加工层的二维表示,正是对这些材料层的加工实现了一个集成电路。

## 三、学习建议

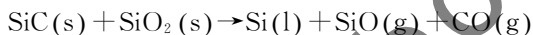
本章介绍衬底材料-硅晶圆的形成和半导体中的典型工艺,如何根据集成电路芯片的设计,精确地控制硅材料生长、切片、注入以及淀积与刻蚀。

## 1.1 硅制造

### 1.1.1 半导体级硅

硅是用来制造芯片的主要半导体材料,也是半导体产业中最重要的原材料。硅是一种很常见并且分布很广泛的元素,但是自然界中的硅通常都是以化合物的形式存在,比如石英矿(又称硅石),几乎完全由二氧化硅构成,普通沙子主要由细小的石英颗粒组成,所以基本成分也是硅石。由于制备芯片的硅材料必须是非常完美的单晶,所以天然硅石必须要提炼成半导体级硅(SGS, semiconductor-grade silicon)才可以用来制作芯片。有一些方法<sup>①</sup>可以得到 SGS,但是以下这种方式是最主要的。

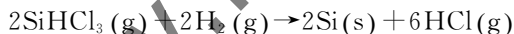
1. 在还原气体环境中,通过加热硅石来制备冶金级硅,化学反应式如下,得到纯度为 98% 的冶金级硅。



2. 由于冶金级硅的玷污程度很高,所以它对半导体制造没有用处,需要将冶金级硅压碎并通过化学反应生成含硅的三氯硅烷气体,化学反应式如下



3. 利用西门子法,含硅的三氯硅烷气体用氢气还原制备出纯度为 99.9999999% 的半导体级硅,化学反应式如下



工艺结束后,最终的产物虽然纯度极高,但仍然是多晶。集成电路只能采用单晶材料制作,下一步要生长合适的晶体,所以将淀积的 SGS 棒切成用于硅晶生长的小片。

### 1.1.2 晶体生长

晶体生长是把半导体级硅的多晶硅块转换成一块大的单晶硅,生长后的单晶硅被称为硅锭。制备单晶硅的方法有直拉法、磁控直拉法和悬浮区熔法。

直拉法是比较常用的制备单晶硅的方法,由于是切克劳斯基(J. Czochralski)在 1918 年发明的,所以也叫 Czochralski 法,也叫 CZ 法。这种方法采用一个装有半导体级多晶硅片的石英坩埚,将坩埚放在拉单晶炉中,硅锭就在那里生长。

1. 熔硅:将坩埚内多晶料全部熔化;注意事项:熔硅时间不易长。

2. 引晶:将籽晶下降与液面接近,使籽晶预热几分钟,俗称“烤晶”,以除去表面挥发性杂质,同时可减少热冲击。当温度稳定时,可将籽晶与熔体接触,籽晶向上拉,控制温度使熔体在籽晶上结晶。图 1.1 为引晶示意图。

<sup>①</sup> Michael Quirk, Julian Serda, Semiconductor Manufacturing Technology, 2006, Publishing House of Electronics Industry, p64-65

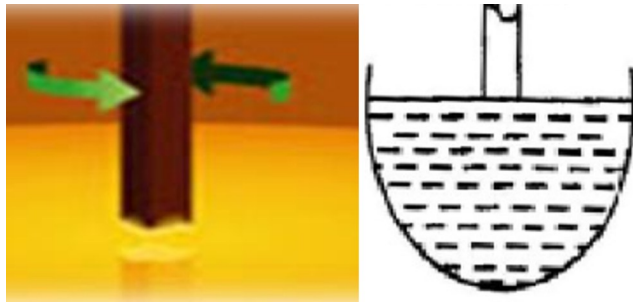


图 1.1 引晶示意图

3. 收颈:引晶后略微降低温度,提高拉速,拉一段直径比籽晶细的部分,其目的是排除不良引起的多晶和尽量消除籽晶内原有位错的延伸。颈一般要长于 20mm。图 1.2 为收颈示意图。

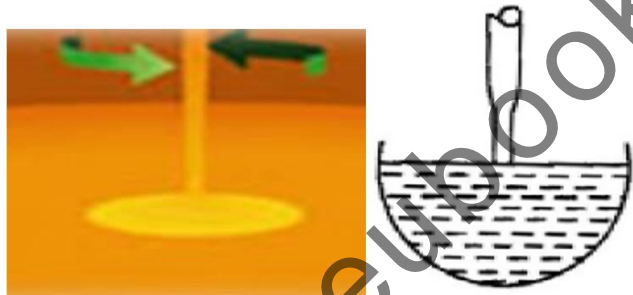


图 1.2 收颈示意图

4. 放肩:缩颈工艺完成后,略降低温度,让晶体逐渐长大到所需的直径为止。图 1.3 为放肩示意图。



图 1.3 放肩示意图

5. 等径生长:当晶体直径到达所需尺寸后,提高拉速,使晶体直径不再增大,称为收肩。收肩后保持晶体直径不变,就是等径生长。此时要严格控制温度和拉速。图 1.4 为等径生长示意图。

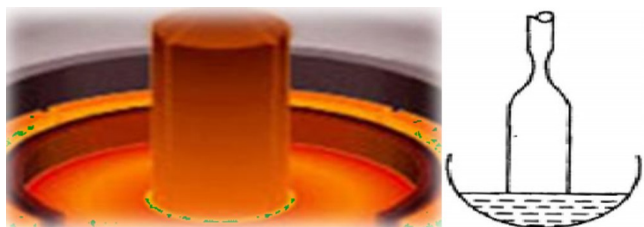


图 1.4 等径生长示意图

6. 收晶:晶体生长所需长度后,拉速不变,升高熔体温度或熔体温不变,加快拉速,是晶

体脱离熔体液面。图 1.5 为收晶示意图。



图 1.5 收晶示意图

图 1.6 为制备好的单晶硅。



图 1.6 单晶硅形貌图

### 1.1.3 晶圆制造

硅是硬而脆的材料,晶体生长后的硅锭对半导体制造来说用处很小。圆柱形的单晶硅锭要经过一系列的处理过程,最后形成硅片,才能达到半导体制造的严格要求。这些硅片制备步骤包括机械加工、化学处理、表面抛光和质量测量。

#### 1. 整型处理

硅锭在拉单晶炉生长完成后,整型处理是接下来的第一步工艺。整型处理包括在切片之前对单晶硅锭做的所有准备步骤。

(1) 去掉两端:第一步是把硅锭的两端去掉。两端通常叫作籽晶端(籽晶所在的位置)和非籽晶端(与籽晶端相对的另一端)。当两端被去掉后,可用四探针来检查电阻以确定整个硅锭达到合适的杂质均匀度。

(2) 径向研磨:下一步是径向研磨来产生精确的材料直径。由于在晶体生长中直径和圆度的控制不可能很精确,所以硅锭都要长得稍大一点以进行径向研磨。对半导体制造中流水线的硅片自动传送来讲,精确地直径控制是非常关键的。图 1.7 显示了径向研磨过程。

(3) 硅片定位边或定位槽:半导体业界传统上在硅锭上做一个定位边来标明晶体结构和硅片的晶向。主定位边标明了晶体结构的晶向,如图 1.8 所示还有一个次定位边标明硅片的晶向和导电类型。

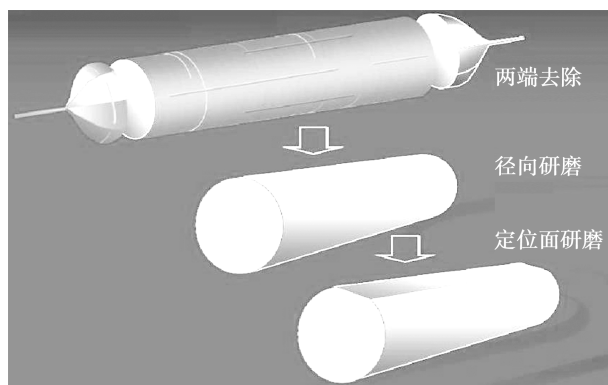


图 1.7 硅锭径向研磨

在美国,硅片定位边在 200mm 及以上的硅片已经被定位槽所取代,具有定位槽的硅片在硅片上的一小片区域有激光刻上的关于硅片的信息。激光刻印所在的位置和深度会使人有在小激光标志周围产生玷污的担心。对 300mm 硅片来讲,已经对激光刻印达成了—个标准,激光刻印于硅片背面靠近边缘的没有利用到的区域。定位槽和激光刻印如图 1.9 所示。

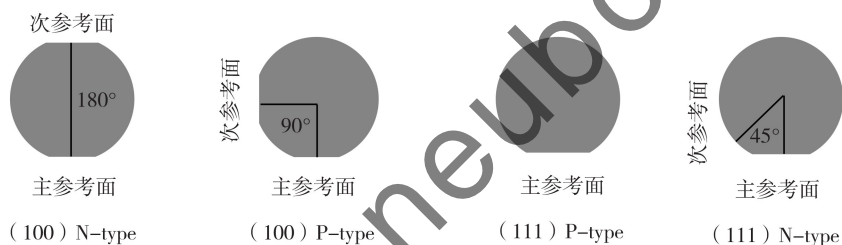


图 1.8 硅片标识定位边

## 2. 切片

一旦整型处理完成后,硅锭就准备进行切片。这是硅锭生长后的第一个主要步骤。对于 200mm 及以上硅片来讲,切片是用带有金刚石切割边缘的内圆切割机来完成的。使用内圆切割机是因为边缘切割时能更稳定,使之产生平整的切面。

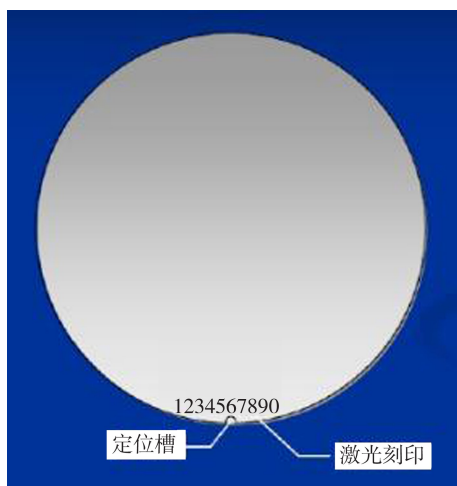


图 1.9 硅片定位槽和激光刻印

对 300mm 的硅片来讲,由于大直径的原因,内圆切割机不再符合要求。300mm 的硅锭目前都是用线锯来切片的。对每一英寸硅晶体来说,线锯能比传统的内圆切割机产生更多的硅切片,这是因为用浆料覆盖的线来代替金刚石覆盖的锯刃,有更薄的切口损失。线锯在切片过程中减少了对硅片表面的机械损伤,但在切片的时候对硅片表面平整度控制方面还存在问题。设备的进步正在解决 300mm 及以上硅片的切片问题,以达到精确控制硅片尺寸的目的。

### 3. 磨片和倒角

切片完成后,传统上要进行双面的机械磨片以去除切片时留下的损伤,达到硅片两面高度的平行及平坦。磨片是用垫片和带有磨料的浆料利用旋转的压力来完成的,典型的浆料包括氧化铝或硅的碳化物和甘油。在硅片制备过程的许多步骤中,平整度是关键参数。

硅片边缘抛光修整(又叫倒角)可使硅片边缘获得平滑的半径周线。抛光硅片边缘实际发生在腐蚀工艺之后。边缘研磨,又称为边缘整形,是在腐蚀之前进行的。在硅片边缘的裂痕和小裂缝会在硅片上产生机械应力并会产生位错,尤其是在硅片制备的高温过程中。小裂缝会在生产过程中成为有害玷污物的聚集地并产生颗粒脱落。平滑的边缘半径对于将这些影响降到最小来说是重要的。进一步,破裂的硅片边缘在硅片制备的热处理中会引起边缘位错生长。

### 4. 刻蚀

硅片整型使硅片表面和边缘损伤及玷污。硅片损伤的深度依赖于生产厂家的特定工艺,但一般有几微米深。为了消除硅片表面的损伤,硅片供应商采用了一种叫硅片刻蚀或化学刻蚀的技术。硅片刻蚀是一个利用化学刻蚀选择性去除表面物质的过程。硅片经过湿法化学刻蚀工艺消除硅片表面损伤和玷污。在刻蚀工艺中,通常要腐蚀掉硅片表面约 20 微米的硅以保证所有的损伤都被去掉。刻蚀可以用酸性或碱性化学物质进行,这取决于在什么地方进行刻蚀。

### 5. 抛光

制备硅片的最后一步是化学机械平坦化(CMP),它的目标是高平整度的光滑表面。CMP 又叫抛光。对 200mm 及以前的硅片来说,CMP 传统上仅对上表面进行抛光,背面仍保留化学刻蚀后的表面。这就会在背面留下相对粗糙的表面,大约要比经过 CMP 后的表面粗糙二倍左右。它的目的是提供一个粗糙表面来方便器件传送。然而,还涉及刻蚀后表面的平整度应满足深亚微米光刻的要求的能力,加之将颗粒玷污引入硅片制备工艺的可能性。

对于 300mm 硅片来说,用 CMP 进行双面抛光(DSP)是最后一步主要的制备步骤。硅片在抛光盘之间行星式的运动轨迹在改善表面粗糙度的同时也使硅片表面平坦且两面平行。由于这是硅片制备的最后一步,沿着硅片大直径的平整度能够容易得以保证。背面抛光也使在把硅片提交给硅片制造厂之前能让厂商了解其洁净度。最后硅片的两面都会像镜子一样。

### 6. 清洗

半导体硅片必须被清洗使得在发送给芯片制造厂之前达到超净的洁净状态。清洗规范

在过去几年中经历了相当大的发展,使硅片达到几乎没有颗粒和玷污的程度。不同类型的硅片玷污需要恰当的清洗步骤和清洗工艺。

### 7. 硅片评估

在包装硅片之前,会按照客户要求的规范来检查是否达到质量标准。最关键的标准关系到表面缺陷,例如颗粒污染和玷污。

### 8. 包装

硅片供应商必须仔细地包装要发货给芯片制造厂的硅片。如果硅片在运输中或者被包装的材料损坏,相当大的努力就白费。硅片叠放在有窄槽的塑料片架或“船”里以支撑硅片。碳氟化合物树脂材料常被用于盒子材料使颗粒产生减到最少。另外,特氟纶被作成导体使其不会产生静电释放。所有的设备和操作工具都必须接地以放走可能吸引颗粒的电荷积累。

一旦装满了硅片,片架就会放在充满氮气的密封小盒里以免在运输过程中氧化和其他玷污。当硅片达到硅片制造厂时,它们被转移到其他标准化片架里使其在被这些制造设备的加工过程总传送和处理。产送容器应设计为对硅片传送过程中尽量减少对其的需要。一种正在开发中的传送容器是能容纳 25 个硅片的容器,叫作前开口传送盒,它与硅片制造厂里的自动传送系统有连接。

## 1.2 光刻技术

光刻技术的本质就是将提前在掩膜版上制作好的图形复制到以后要进行刻蚀、离子注入等其他步骤的基片上去。光刻过程首先是将图形制作在掩膜版上,使紫外光通过掩膜版把图形转移到覆盖光敏材料的基片上,最终经过曝光和显影在基片上得到所需要的图形。

### 1.2.1 光刻胶

光刻胶(photoresist)是光刻工艺所需要的重要材料,是一种有机化合物,它受紫外曝光后,在显影溶液中的溶解度会发生变化。硅片制造中所用的光刻胶以液态涂在硅片表面,而后被干燥成胶膜。光刻胶受紫外线曝光之后,在显影液(developer)中的溶解度发生变化,进而得到所需要的图形。除此之外,光刻胶还能起到在后续的工艺步骤中,保护下面的材料,例如作为刻蚀或离子注入阻挡层。随着集成电路密度越来越大,关键尺寸不断缩小,为了更好地将更加细小的图形转移到基片表面,光刻胶技术也得到不断的改善,具有更好的图形分辨率,与半导体之间有更好的粘附性、均匀性,增加了工艺的宽容度。

光刻胶的主要基本成分有三种:树脂、感光剂、溶剂,其中树脂是一种惰性的聚合物(包括碳、氢、氧的有机高分子),用于把光刻胶中的不同材料聚在一起的粘合剂。树脂给予了光刻胶的机械和化学性质,通常对光不敏感,紫外曝光后不会发生化学变化;感光剂是光刻胶

材料中的光敏成分,在紫外区域发生化学反应;溶剂使光刻胶保持液体状态,直到它被涂在基片上,绝大多数的溶剂在曝光前挥发,对于光刻胶的化学性质几乎没有影响。通常光刻胶还会有第四种成分:添加剂。添加剂用来控制和改变光刻胶材料的特定化学性质或光刻胶材料的光响应特性,添加剂一般由制造商开发并由于竞争原因不对外公开。

目前光刻胶主要分为两类分别是负性光刻胶和正性光刻胶。这种分类基于光刻胶中的感光剂对于紫外曝光的反应。对于负胶,紫外曝光区域发生交联硬化反应,曝光区域难溶显影液;对于正胶,紫外曝光后发生分解反应,曝光区域易在显影液中被洗去。另一种分类方式是根据光刻胶能形成图形的最小关键尺寸进行分类。现在常见的光刻胶可以将图形的精度控制在  $0.35\mu\text{m}$  以下,适用于深紫外的化学放大光刻胶能够光刻出更加细小的关键尺寸的图形。

### 1.2.2 光刻步骤

光刻工艺是一个十分复杂的过程,它有很多影响其工艺宽容度的工艺变量,一般分为八个大的步骤。分别是:表面处理、旋转涂胶、前烘、对准和曝光、曝光后烘焙、显影、坚膜烘焙、显影检查,如图 1.10 所示。

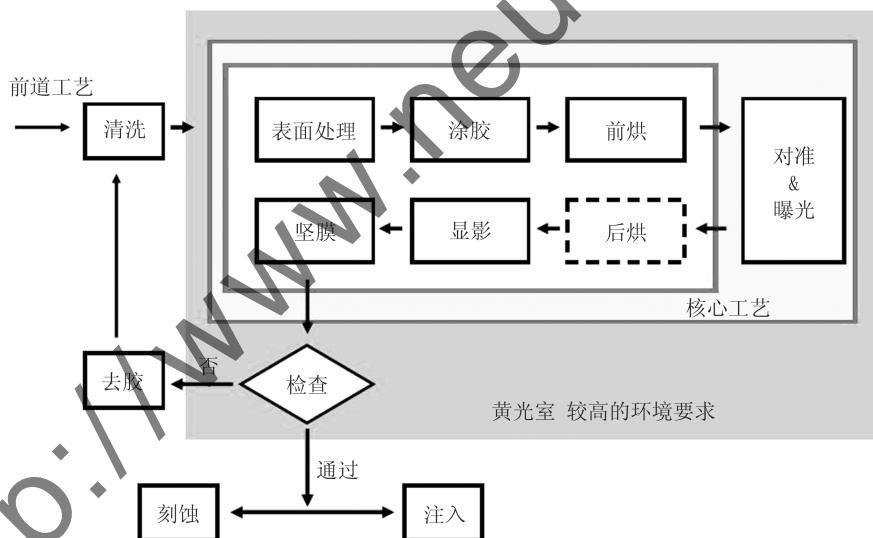


图 1.10 光刻流程图

#### 1. 表面处理

光刻的第一步是清洗和准备基片表面,对基片表面进行前处理,这些步骤的目的是增强硅片和光刻胶之间的粘附性。如果基片表面有玷污物,那么在后续的显影和刻蚀中会引起光刻胶图形的偏移。光刻胶偏移导致底层薄膜的钻蚀。光刻胶中的颗粒玷污会导致不平整的光刻胶涂布或在光刻胶中产生针孔。

工厂中通常在表面清洗处理之后进行气相成底膜过程,气相成底膜所需要的化学药品是六甲基二硅胺烷(HMDS),它起到提高粘附力的作用,使之在显影过程中不会被液态显影



液渗透。这步工艺与准备油漆木料时所用到的底漆类似。HMDS 影响硅片表面使之疏离水分子,同时形成对光刻胶材料的结合力。它的本质是作为光刻胶的连接剂,所以这些材料具有化学相容性。硅片成底膜处理的一个重要方面在于硅片应该在成底膜操作后尽快涂胶,使潮气问题达到最小化。建议涂胶在成底膜后 60 分钟内进行。成底膜过程通常由自动化轨道系统上的软件来控制。

## 2. 旋转涂胶

在进行过表面处理之后,所需光刻的基片将进行下一步处理,旋转涂胶<sup>①</sup>。旋转涂胶是在基片表面涂覆光刻胶得到一层均匀覆盖层的最常用的方法。图 1.11 为旋转涂胶有四个基本步骤:

- ①分滴。当基片静止时或旋转得非常缓慢时,光刻胶被分滴在基片上。
- ②旋转铺开。快速加速基片的旋转到一高的转速,使光刻胶伸展到整个基片表面。
- ③旋转甩胶。甩去多余光刻胶,在基片上得到均匀的光刻胶胶膜覆盖层。
- ④以固定转速继续旋转已涂胶的硅片,直至溶剂挥发,光刻胶几乎干燥。

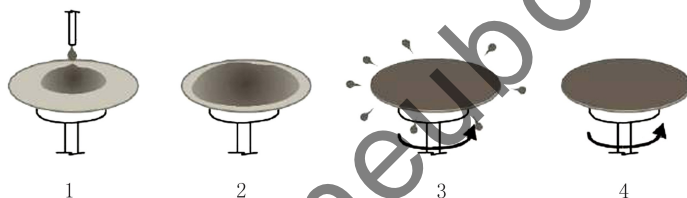


图 1.11 旋转涂胶步骤

光刻胶旋转涂胶有两个目的,一是在基片表面得到均匀的光刻胶胶膜的覆盖,二是在长时间内得到硅片间可重复的胶厚。光刻胶厚度由特殊工艺规范来规定,通常在  $1\mu\text{m}$  的数量级。整个硅片上的光刻胶胶膜厚度变化应小于 20 到  $50\text{\AA}$ ,而大批量生产的片间厚度应控制在  $30\text{\AA}$ 。

## 3. 前烘

在基片上旋转涂布光刻胶后,要经过一个称为前烘的步骤,又称为软烘。前烘的目的是蒸发掉光刻胶中的有机溶剂成分,是晶圆表面的光刻胶固化;缓和在旋转过程中光刻胶膜内产生的应力;防止沾污设备;增强光刻胶的粘附性,以便在显影时光刻胶可以很好地粘附在基片表面。

前烘的温度和时间视具体的光刻胶和工艺条件而定。参考光刻胶生产商推荐的工艺,设定软烘参数的起始点。然后,优化工艺以达到产品需要的粘附性和尺寸控制。前烘温度通常为  $85\sim 120^\circ\text{C}$ 。前烘的过程根据不同的光刻胶而变化。

## 4. 对准和曝光

当基片表面涂过光刻胶并且前烘过后,就可以通过光刻机进行对准和曝光。将基片放

<sup>①</sup> The Art of Analog Layout, Second Edition, p33-34

到承片台上,在这个台子上,基片根据需要被提升或降低位置来把它置于光刻机光学系统的聚焦范围内。硅片与投影掩膜版对准以保证图形能够传送到硅片表面合适的位置。一旦得到最佳的聚焦和对准效果后,快门就会开启,是 UV 光通过照明系统到投影掩膜版,再通过投影掩膜版到达带有光刻胶的基片上。

### 5. 曝光后烘焙

曝光后的基片从曝光系统转移出来之后,需要在烘箱进行短时间的曝光后的烘焙(post-exposure back)。为了促进光刻胶的化学反应,对于 DUV 光刻胶进行后烘是必需的。对于基于 DNQ 化学成分的常规 I 线光刻胶,进行后烘的目的是提高光刻胶的粘附性并减少驻波。光线照射到光刻胶与基片的界面上会产生部分的反射,反射光与入射光会叠加形成驻波,驻波对于图形的线宽分辨率产生影响。后烘会部分消除这种效应。

### 6. 显影

光刻胶显影的目的是在曝光过后得到所需要的掩膜版上的图形,同时保证了光刻胶具有很好的粘附性。光刻胶显影和显影后图形的检查是图形转移工艺之前的中间步骤。不符合要求的显影图形会引起产品合格率的降低,反之合格的显影图形是提高芯片成品率基础工艺。光刻胶显影图形质量好坏决定了后续工艺能否成功操作的好坏。

在早期的硅片制造中,光刻胶显影是一个独立的工艺步骤,有自己的设备和工作站。硅片需要用手从曝光设备拿到显影设备中,手动操作和设备缺乏控制引起了大量的不确定性,这对于亚微米光刻是不可接受的。现在的硅片制造中,自动的硅片轨道系统已经将显影工艺集成到了复杂的光学光刻中。

用化学显影液溶解由曝光造成的光刻胶可溶解区域就是光刻胶的显影。显影的要求重点是产生的关键尺寸达到规格要求,如果 CD 达到了规格要求,那么所有的特征都认为是可以接受的,因为 CD 是显影中最困难的结构。

如果不正确的控制显影工艺,光刻胶图形就会出现质量问题。这些光刻胶问题对产品的成品率会产生消极影响,在后续的工艺中暴露出产品的缺陷。显影遇到的主要问题有:过显影、显影时间太短、不充分显影。显影时间太短的图形线条比正常线条要宽,并且在侧面产生不需要的斜坡;不充分显影是在硅片衬底上留下应该在显影的过程中去除掉的多余的光刻胶;过显影则是去除了过量的光刻胶,引起显影图形变形,不符合要求。

### 7. 坚膜

显影之后的加热被称为坚膜,坚膜目的是蒸发掉多余的光刻胶溶剂使图形变硬。这样的目的提高图形对衬底的粘附性,增加光刻胶层的抗刻蚀能力。坚膜也除去了剩余的显影液和水。坚膜的弊端是可能导致光刻胶流动,使图形精度降低。还有可能会增加将来去胶的难度。

坚膜烘焙温度的起始点由光刻胶生产商的推荐设置决定。然后根据产品要求的粘附性和尺寸控制需求对工艺进行调整。通常坚膜温度对于正胶是  $130^{\circ}\text{C}$ ,对于负胶是  $150^{\circ}\text{C}$ 。坚膜烘焙通常在自动轨道系统的热板上进行。充分加热后,光刻胶变软并发生流动。较高的

坚膜温度会引起光刻胶的轻微流动,从而造成光刻图形的变形。

## 8. 显影检查

显影检查是为了查找光刻胶中成形图形的缺陷。继续进行随后的刻蚀或离子注入工艺之前必须进行检查以鉴别并除去有缺陷的硅片。对带有光刻胶图形缺陷的硅片进行刻蚀或离子注入会使硅片报废。显影检查用来检查光刻工艺的好坏,为光学光刻工艺生产人员提供用于纠正的信息。

大部分的显影后缺陷非常大,并且属于多种不同类型的缺陷。图形的缺陷会出现在已经进行的光学光刻工艺步骤及整个光刻以前的工序中。显影后的检查需要非常复杂的设备。通常显影后的检查是由一名熟练的工艺工程师借助于显微镜等仪器人工完成。现在的硅片制造中,用于显影图形检查的自动检查仪器设备早已非常普遍,尤其是对于深亚微米的光刻,因为深亚微米中的缺陷用光学显微镜已经非常难发现。

显影图形检查出有问题的硅片,有两种处理办法。如果因为先前操作造成的硅片问题无法接受,那么硅片就报废;如果检查出的问题与光刻胶图形的质量有关,那么硅片就可以进行返工。把硅片表面的光刻胶全部去除,然后再次进行光学光刻的过程称为返工。

## 1.3 氧化

硅可以形成多种氧化物,其中最重要的是二氧化硅( $\text{SiO}_2$ )。这种氧化物具有许多良好的特性,这些特性结合在一起十分宝贵,从而使硅成为最重要的半导体材料。其他半导体材料具有更好的电学特性,但是只有硅能够形成性能良好的氧化物。二氧化硅可以通过在氧化气氛中简单地直接在硅晶圆上生长。所得薄膜粗糙不平并且能够抵抗大多数普通的溶剂,但易溶于氢氟酸溶液。二氧化硅薄膜是极好的电绝缘体,不仅可用于绝缘体金属导体,还应用于形成电容和 MOS 晶体管的介电层。二氧化硅对于硅工艺来说十分重要,所以通称为氧化物。

### 1.3.1 氧化物生长

热生长二氧化硅法是将硅片放在高温炉内,在以水汽、湿氧或干氧等作为氧化剂的氧化气氛中,使氧与硅反应来形成一薄层二氧化硅。图 1.12 和图 1.13 分别给出了干氧和水汽氧化装置的示意图。

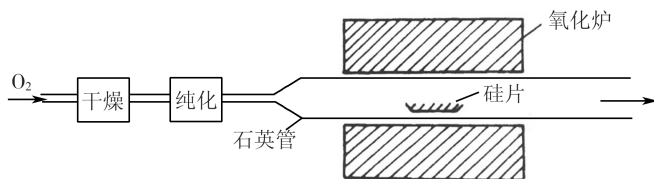


图 1.12 干氧化装置示意图

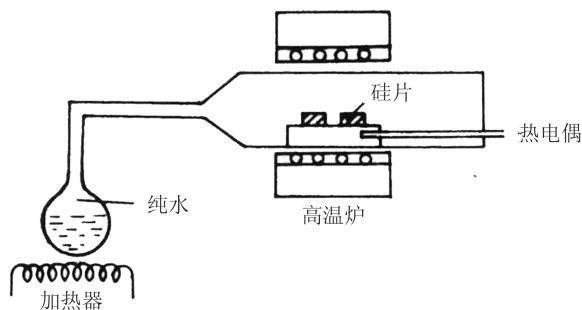


图 1.13 水汽氧化装置示意图

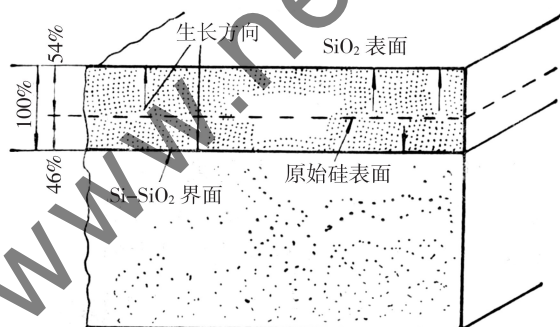
将经过严格清洗的硅片表面处于高温的氧化气氛(干氧、湿氧、水汽、氢氧)中时,由于硅片表面对氧原子具有很高的亲和力,所以硅表面与氧迅速形成  $\text{SiO}_2$  层。硅的常压干氧和水汽氧化的化学反应式分别为:



如果生长的二氧化硅厚度为  $x_0$  ( $\mu\text{m}$ ),所消耗的硅厚度为  $x_i$ ,则由定量分析可知:

$$\alpha = \frac{x_i}{x_0} = 0.46 \quad (1-3)$$

即生长  $1\mu\text{m}$  的  $\text{SiO}_2$ ,要消耗掉  $0.46\mu\text{m}$  的  $\text{Si}$ 。由于不同热氧化法所得二氧化硅的密度不同,故  $\alpha$  值亦不同。图 1.14 示出了硅片氧化前后表面位置的变化。

图 1.14  $\text{SiO}_2$  生长对应硅片表面位置的变化

当硅片表面生长一薄层  $\text{SiO}_2$  以后,它阻挡了  $\text{O}_2$  或  $\text{H}_2\text{O}$  或  $\text{H}_2$  直接与硅表面接触,此时氧原子、水分子或氢原子必须穿过  $\text{SiO}_2$  薄膜到达  $\text{Si-SiO}_2$  界面才能与硅继续反应生长  $\text{SiO}_2$ 。显然,随着氧化层厚度的增长,氧原子和水分子穿过氧化膜进一步氧化就越困难,所以氧化膜的增厚率将越来越小。Deal-Grove 的模型描述了硅氧化的动力学过程。他们的模型证明对于氧化温度  $700^\circ\text{C}$  至  $1300^\circ\text{C}$ ,压强 0.2 至 1 个大气压,生长厚度  $300\text{\AA}$  至  $20000\text{\AA}$  的干氧和湿氧氧化是适用的。

通过多种实验已经证明,硅片在热氧化过程中是氧化剂穿透氧化层向  $\text{Si-SiO}_2$  界面运动并与硅进行反应,而不是硅向外运动到氧化膜的外表面进行反应,其氧化模型如图 1.15 所示。氧化剂要到达硅表面并发生反应,必须经历下列三个连续的步骤:

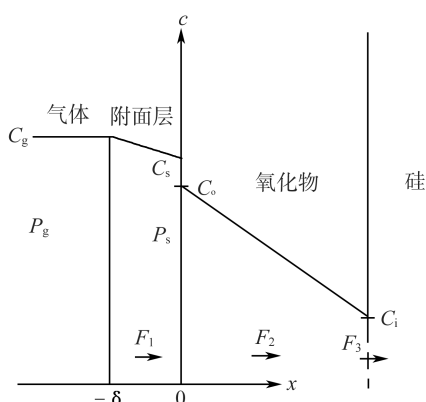


图 1.15 Deal-Grove 热氧化模型

- ①从气体内部输运到气体-氧化物界面,其流密度用  $F_1$  表示。
- ②扩散穿透已生成的氧化层,到达  $\text{SiO}_2$ -Si 界面,其流密度用  $F_2$  表示。
- ③在 Si 表面发生反应生成  $\text{SiO}_2$ ,其流密度用  $F_3$  表示。

在氧化过程中,由于  $\text{SiO}_2$  层不断生长,所以  $\text{SiO}_2$ -Si 界面也就不断向 Si 内移动,因此,这里所碰到的是边界随时间变化的扩散问题。我们可以采用准静态近似,即假定所有反应实际上都立即达到稳定条件,这样变动的边界对扩散过程的影响可以忽略。在准静态近似下,上述三个流密度应该相等,则有:

$$F_1 = F_2 = F_3 \quad (1-4)$$

附面层中的流密度取线性近似,即从气体内部到气体-氧化物界面处的氧化剂流密度  $F_1$  正比于气体内部氧化剂浓度  $C_g$  与贴近  $\text{SiO}_2$  表面上的氧化剂浓度  $C_s$  的差,数学表达式为:

$$F_1 = h_g (C_g - C_s) \quad (1-5)$$

其中  $h_g$  是气相质量输运(转移)系数。

假定在我们所讨论的热氧化过程中,亨利定律是成立的:即认为在平衡条件下,固体中某种物质的浓度正比于该物质在固体周围的气体中的分压。于是  $\text{SiO}_2$  表面的氧化剂浓度  $C_o$  正比于贴近  $\text{SiO}_2$  表面的氧化剂分压  $P_s$ ,则有:

$$C_o = HP_s \quad (1-6)$$

其中,  $H$  为亨利定律常数。在平衡情况下,  $\text{SiO}_2$  中氧化剂的浓度  $C^*$  应与气体(主气流区)中的氧化剂分压  $P_g$  成正比,即有:

$$C^* = HP_g \quad (1-7)$$

由理想气体定律可以得到

$$C_g = \frac{P_g}{KT} \quad (1-8)$$

$$C_s = \frac{P_s}{KT} \quad (1-9)$$

把式(1-6)~式(1-9)代入式(1-5)中,则有:

$$F_1 = h(C^* - C_o) \quad (1-10)$$

$$h = \frac{h_g}{HKT} \quad (1-11)$$

其中,  $h$  是用固体中的浓度表示的气相质量输运(转移)系数, 而式(1-10)是用固体中的浓度表示的附面层中的流密度。

通过  $\text{SiO}_2$  层的流密度  $F_2$  就是扩散流密度, 数学表达式为:

$$F_2 = -D \frac{C_o - C_i}{X_o} \quad (1-12)$$

其中,  $D$  为氧化剂在  $\text{SiO}_2$  中的扩散系数,  $C_o$  和  $C_i$  分别表示  $\text{SiO}_2$  表面和  $\text{SiO}_2$ -Si 界面处的氧化剂浓度,  $X_o$  为  $\text{SiO}_2$  的厚度。

如果假定在  $\text{SiO}_2$ -Si 界面处, 氧化剂与 Si 反应的速率正比于界面处氧化剂的浓度  $C_i$ , 于是有

$$F_3 = K_s C_i \quad (1-13)$$

$K_s$  为氧化剂与 Si 反应的化学反应常数。

根据稳态条件  $F_1 = F_2 = F_3$ , 再经过一定的数学运算, 可得到  $C_i$  和  $C_o$  的具体表达式:

$$C_i = \frac{C^*}{1 + \frac{K_s}{h} + \frac{K_s X_o}{D}} \quad (1-14)$$

$$C_o = \frac{\left(1 + \frac{K_s X_o}{D}\right) C^*}{1 + \frac{K_s}{h} + \frac{K_s X_o}{D}} \quad (1-15)$$

当上面两式中扩散系数  $D$  极大或极小时, 硅的热氧化存在两种极限情况。当  $D$  非常小时,  $C_i \rightarrow 0$ ,  $C_o \rightarrow C^*$ , 这种情况称为扩散控制态。它导致通过氧化层的氧化输运流量比在 Si-SiO<sub>2</sub> 界面处反应的相应流量来得小(因为  $D$  小), 因此氧化速率取决于界面处提供的氧。

第二种极限情况是  $D$  非常大时,

$$C_i = C_o = \frac{C^*}{1 + \frac{K_s}{h}} \quad (1-16)$$

此时称为反应控制态。因为在 Si-SiO<sub>2</sub> 界面处提供足够的氧, 氧化速率是由反应速率常数  $K_s$  和  $C_i$  (等于  $C_o$ ) 所控制。

为了计算氧化层生长的速率, 我们定义  $N_1$  为进入单位体积氧化层中氧化的分子数, 由于每立方厘米氧化层中  $\text{SiO}_2$  分子密度为  $2.2 \times 10^{22}$  个, 每生成一个  $\text{SiO}_2$  分子需要一个氧分子, 或者两个水分子, 这样对氧气氧化来说  $N_1$  为  $2.2 \times 10^{22}/\text{cm}^3$ , 对水汽氧化来说  $N_1$  为  $4.4 \times 10^{22}/\text{cm}^3$ 。

随着  $\text{SiO}_2$  不断生长, 界面处的 Si 也就不断转化为  $\text{SiO}_2$  中的成分, 因此 Si 表面处的流密度也可表示为:

$$F_3 = N_1 \frac{dX_o}{dt} \quad (1-17)$$

把式(1-14)代入式(1-13)中,并与上式联立,则得到  $\text{SiO}_2$  层的生长厚度与生长时间的微分方程

$$N_1 \frac{dX_o}{dt} = F_3 = \frac{K_s C^*}{1 + \frac{K_s}{h} + \frac{K_s X_o}{D}} \quad (1-18)$$

这个微分方程的初始条件是  $X_o(0) = X_i$ ,  $X_i$  代表氧化前硅片上原有的  $\text{SiO}_2$  厚度。这样的初始条件适合两次或多次连续氧化的实际情况。微分方程(1-18)的解给出了  $\text{SiO}_2$  的生长厚度与时间的普遍关系式。

$$X_o^2 + AX_o = B(t + \tau) \quad (1-19)$$

其中:

$$A = 2D \left( \frac{1}{K_s} + \frac{1}{h} \right) \quad (1-20)$$

$$B = \frac{2DC^*}{N_1} \quad (1-21)$$

$$\tau = \frac{X_i^2 + AX_i}{B} \quad (1-22)$$

式中,  $A$  和  $B$  都是速率常数。方程(1-19)的解为:

$$X_o = \frac{A}{2} \left( \sqrt{1 + \frac{t + \tau}{A^2/4B}} - 1 \right) \quad (1-23)$$

在氧化过程中,首先是氧化剂由气体内部扩散到二氧化硅界面处。因为在汽相中扩散速度要比在固相中大得多,所以扩散到二氧化硅与气体界面处的氧化剂是充足的,也就是说  $\text{SiO}_2$  的生长速率不会受到氧化剂在气相中输运(转移)速度的影响。因此,  $\text{SiO}_2$  生长的快慢将由氧化剂在  $\text{SiO}_2$  中的扩散速度以及与 Si 反应速度中较慢的一个因素所决定,即存在上面叙述过的扩散控制和表面化学反应控制两种极限情况。

从  $\text{SiO}_2$  厚度与生长时间的普遍关系式(1-23)中也可以得到上述两种极限情况。当氧化时间很长,即  $t \gg \tau$  和  $t \gg A^2/4B$  时,则  $\text{SiO}_2$  生长厚度与时间的关系式可简化为:

$$X_o^2 = B(t + \tau) \quad (1-24)$$

这种情况下的氧化规律称抛物型规律,  $B$  为抛物型速率常数。由式(1-21)可以看到,  $B$  与  $D$  成正比,所以  $\text{SiO}_2$  的生长速率主要由氧化剂在  $\text{SiO}_2$  中的扩散快慢所决定,即为扩散控制。

当氧化时间很短,即  $(t + \tau) \ll A^2/4B$ , 则  $\text{SiO}_2$  的厚度与时间的关系式可简化为:

$$X_o = \frac{B}{A}(t + \tau) \quad (1-25)$$

这种极限情况下的氧化规律称线性规律,  $B/A$  为线性速率常数,具体表达式为:

$$\frac{B}{A} = \frac{K_s h}{K_s + h} \cdot \frac{C^*}{N_1} \quad (1-26)$$

表 1.1 硅的湿氧化速率

氧化温度 ( $^{\circ}\text{C}$ )	A ( $\mu\text{m}$ )	抛物线型速率常数 $B(\mu\text{m}^2/\text{h})$	线性速率常数 $B/A(\mu\text{m}/\text{h})$	$\tau$
1200	0.05	0.720	14.40	0
1100	0.11	0.510	4.64	0
1000	0.226	0.287	1.27	0
920	0.50	0.203	0.406	0

表 1.2 硅的干氧化速率

氧化温度 ( $^{\circ}\text{C}$ )	A ( $\mu\text{m}$ )	抛物线型速率常数 $B(\mu\text{m}^2/\text{h})$	线性型速率常数 $B/A(\mu\text{m}/\text{h})$	$\tau$
1200	0.040	0.045	1.12	0.027
1100	0.090	0.027	0.30	0.076
1000	0.165	0.0117	0.071	0.37
920	0.235	0.0049	0.0208	1.40
800	0.370	0.0011	0.0030	9.0
700			0.00026	81.0

表 1.1 和表 1.2 分别为硅湿氧化和干氧化的速率常数。图 1.16 和图 1.17 分别为硅干氧化层厚度与时间的关系和硅湿氧化层厚度与时间的关系。

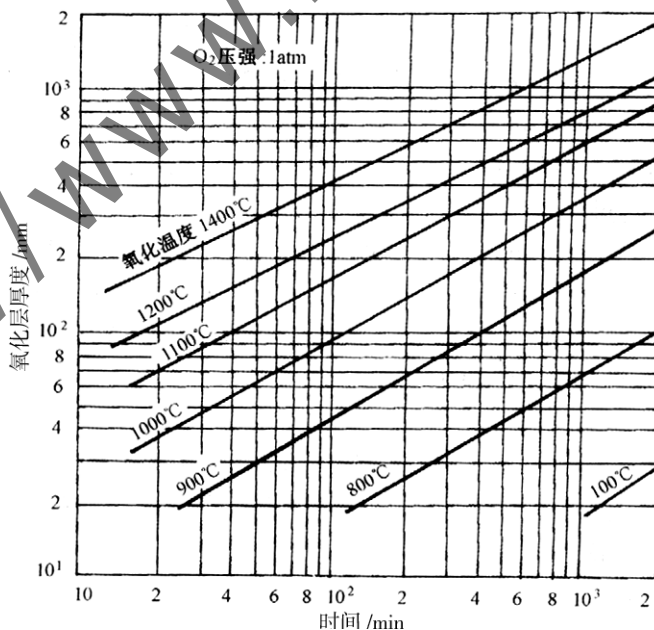


图 1.16 (111)硅干氧化层厚度与时间的关系



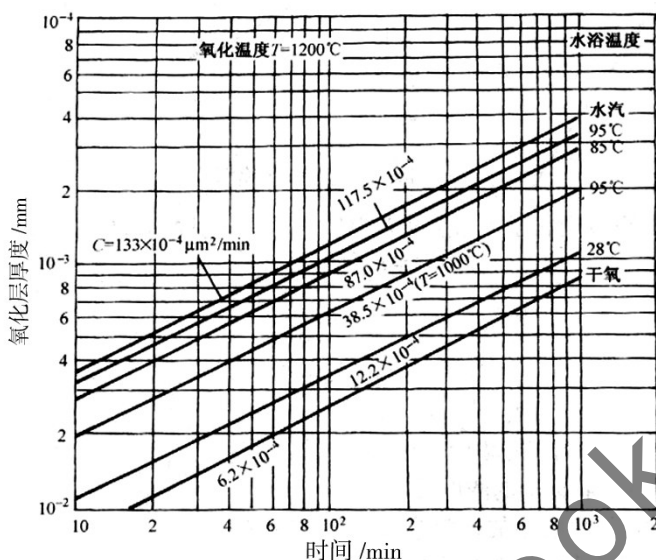


图 1.17 (111)硅湿氧化层厚度与时间的关系

由表 1.1 和表 1.2 以及图 1.16 和图 1.17 可见,湿氧氧化速率比干氧氧化速率快得多。虽然干氧方法的生长速度很慢,但生长的 SiO<sub>2</sub> 薄膜结构致密、干燥、均匀性和重复性好,且由于 SiO<sub>2</sub> 表面与光刻胶接触良好,光刻时不易浮胶。而湿氧氧化速率虽然快,但在氧化后的 Si 片表面存在较多的位错和腐蚀坑,而且还存在着一层使 SiO<sub>2</sub> 表面与光刻胶接触差的硅烷醇(Si-OH),因此在生产实践中,普遍采用干氧→湿氧→干氧交替的氧化方式。这种干、湿氧的交替氧化方式解决了生长速率和质量之间的矛盾,使生长的 SiO<sub>2</sub> 薄膜更好地满足实际生产的要求。

氧化层质量的检测包括:测量膜厚、折射率、氧化层中可动正电荷密度、Si-SiO<sub>2</sub> 界面态密度、氧化层的漏电及介质击穿等。

### 1.3.2 氧化物去除

可以用两种方法刻蚀氧化物。湿法刻蚀使用可溶解氧化物点不会溶解光刻胶或者其下层硅的液体。干法刻蚀采用等离子或化学气体实现同样的功能。湿法刻蚀更简单,而干法刻蚀表现出更好的线宽控制能力<sup>①</sup>。

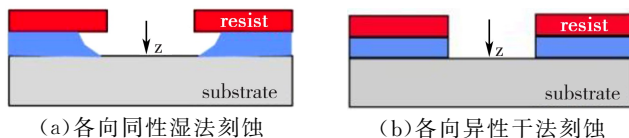


图 1.18 刻蚀比较

大多数湿法刻蚀都采用稀释了的氢氟酸溶液。这种高腐蚀性的物质会很容易地溶解掉二氧化硅不会腐蚀硅或有机光刻胶。刻蚀工艺包括将晶圆浸入装有氢氟酸溶液的塑料容器

① Semiconductor Manufacturing Technology, p407

中一定的时间,随后彻底冲洗晶圆以去除所有的酸。湿法刻蚀是各向同性的,因为其横向和纵向腐蚀速率相同。在光刻胶边缘的下方,酸发生作用,生成类似图 1.18(a)所示的倾斜的侧壁。因为刻蚀必须持续足够长时间以保证所有的开孔都被刻蚀干净,所以不可避免会出现一定程度的过刻蚀。只要晶圆浸在酸中,酸就会持续腐蚀侧壁。侧壁的腐蚀程度随刻蚀条件、氧化成厚度及其他因素而变化。由于这些变化,湿法刻蚀不能提供现代半导体工艺所要求的严格的线宽控制。反应离子刻蚀是干法刻蚀中的一种,其各向异性特性可形成如图 1.18(b)所示的接近垂直的侧壁。

现代工艺依赖干法刻蚀可获得其他方法无法实现的对亚微米图形的严格控制。这些结构增加了集成度,提高了性能,足以不用考虑干法刻蚀的复杂性和费用。

## 1.4 离子注入

本征硅的晶体结构由硅的共价键形成。本征硅的导电性能很差,只有当硅中加入少量杂质,使其结构和电导率发生改变时,硅才成为一种有用的半导体。这个过程被称为掺杂。硅掺杂是制备半导体器件中 PN 结的基础,而离子注入是最重要的掺杂方法。

### 1.4.1 扩散

在传统硅平面工艺中采用高温扩散工艺实现特定类型特定浓度的掺杂。半导体杂质的扩散在  $800\sim 1400^{\circ}\text{C}$  温度范围内进行。从本质上讲,扩散是微观离子作无规则热运动的统计结果,这种运动是由离子浓度较高的地方向着浓度较低的地方进行,而使得离子的分布趋于均匀。

半导体中杂质的扩散有两种机制:空位交换机制和填隙扩散机制。杂质原子从一个晶格位置移动,如果相邻的晶格位置是一个空位,杂质原子占据空位,这称为空位交换模式。若一个填隙原子从某位置移动到另一个间隙中而不占据一个晶格位置,这种机制称为填隙扩散机制。从理论上讲,热扩散遵从费克扩散定理,费克扩散方程如下所示:

$$\frac{\partial N}{\partial t} = D \frac{\partial^2 N}{\partial X^2}$$

扩散系数  $D$  是表征扩散行为的重要参量。扩散系数是温度的函数:

$$D = D_0 \exp(-E_a/kT)$$

可以看出扩散系数与温度是指数关系,因此扩散工艺应严格控制温度以保证扩散的质量。另外,扩散系数与杂质种类和扩散机构有关,在特定条件下扩散系数  $D$  还会受到表面杂质浓度  $N_s$ 、衬底杂质浓度  $N_B$ 、衬底取向和衬底晶格等影响。

费克扩散方程的物理意义:

在热扩散过程中,扩散由浓度梯度的存在而引发。在浓度梯度的作用下,将引起某位置点杂质的积累或丢失。它们之间的相互制约关系均反映在扩散方程中。对应于不同的初始条件、边界条件,将会对扩散的动态变化有不同的描述,则会得到不同的扩散方程的解。

根据扩散时半导体表面杂质浓度变化的情况来区分,扩散有两类:恒定表面源扩散和恒

定杂质总量扩散。

对于恒定表面源扩散,其初始条件和边界条件如下:

初始条件: $N(x,0)=0$

边界条件: $N(0,t)=N_s, N(\infty,t)=0$

此时费克扩散方程的解:

$$N(x,t) = N_s \operatorname{erfc} \left( x / 2\sqrt{Dt} \right)$$

对于恒定表面源扩散,在一定的、尽可能低的扩散温度和规定的扩散时间下,被扩散的硅片始终处于掺杂杂质源的饱和气氛之中。可以想见,在该过程中(由于在尽可能低的温度下),杂质缺乏足够的能量向硅体内的纵深处扩散,而更多地淀积在距表面( $X=0$ 处)十分有限的区域内。此刻,硅体表面的最大表面浓度将恒定在当前状态下的特定杂质在体内的最大溶解度——固体溶解度  $N_s$  上(固体溶解度:在一定温度下,某杂质能溶入固体硅中的最大溶解度的值)。此时芯片内杂质满足余误差分布,如图 1.19 所示。扩散入芯片的杂质总量表示为:

$$Q(t) = \int_0^{\infty} N(x,t) dx = \frac{2}{\sqrt{\pi}} N_s \sqrt{Dt} \approx 1.13 N_s \sqrt{Dt}$$

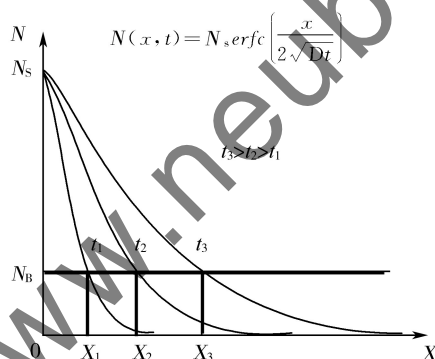


图 1.19 恒定表面源扩散的杂质分布

对于恒定杂质总量扩散,其初始条件和边界条件如下:

初始条件: $N(x,0)=0, x > h$

$N(x,0) = Q/h = N_s(0)$

边界条件: $N(\infty,t)=0$

此时费克扩散方程的解:

$$N(x,t) = \frac{Q}{\sqrt{\pi Dt}} e^{-x^2/4Dt}$$

对于恒定杂质总量扩散,已经淀积在硅片表面的一定总量的杂质将在浓度梯度的作用下,继续向体内纵深处扩散。当然,随着杂质向体内纵深处的扩散,杂质的表面浓度也将由原预淀积时的固溶度值开始下降。此时芯片内杂质分布满足高斯分布,如图 1.20 所示。

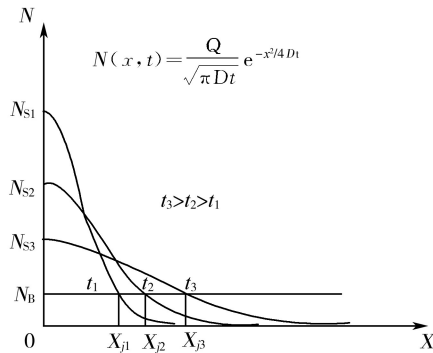


图 1.20 恒定杂质总量扩散的杂质分布

重要的是:恒定杂质总量的扩散工艺,虽然不再向系统提供杂质气氛,但提供氧化气氛按氧化的模式推进该热驱动过程,则在杂质向体内纵深处扩散的同时,硅片的表面又生成了一层符合工艺要求的二氧化硅薄膜(该过程的时间应首先满足杂质推移深度的要求,而 $\text{SiO}_2$ 介质膜的厚度可由干氧化与湿氧化的步序搭配来调节)。

实际的芯片扩散工艺通常采用两步扩散法:

第一步:预扩散或预淀积,采用恒定表面源扩散方式,温度低时间短,因而扩散的很浅,可以认为杂质淀积在一薄层内,可以很好控制杂质总量 $Q$ 。杂质按余误差函数形式分布。

第二步:主扩散或再分布,是将由预扩散引入的杂质作为扩散源,在高温下进行扩散,可以控制表面浓度和扩散深度。杂质按高斯函数形式分布。图 1.21 是预扩散和主扩散的杂质分布图。

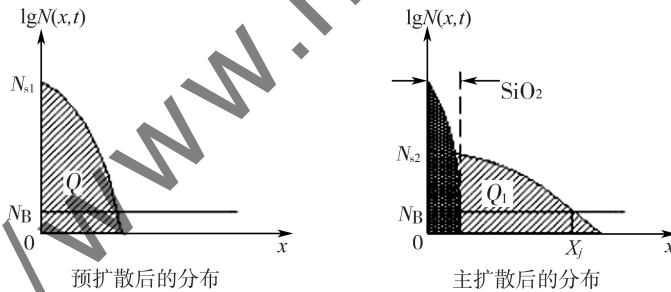


图 1.21 预扩散和主扩散后的杂质分布图

扩散深度和扩散后被扩散区的方块电阻是检验扩散工艺的两个重要参量。方块电阻表征扩散结果的电学特性。方块电阻又称为扩散薄层电阻 $R_s$ ,指的是表面为正方形的扩散薄层,在电流平行于该正方形的某一边流过时所呈现出的电阻值。通过理论推导可以得出:

$$R_s \approx 1/q\mu Q$$

其中, $Q$ 是单位面积衬底扩散的杂质总量,因此 $R_s$ 的大小反映了扩散到芯片体内的杂质总量的多少,杂质总量 $Q$ 越大, $R$ 就越小。通常实际生产中采用四探针法测定方块电阻。

理论上,结深 $X_j$ 是杂质浓度等于衬底浓度 $N_B$ 时所在的位置。我们可以通过前面得道德恒定表面源扩散和恒定杂质总量的杂质分布表达式,从理论上计算扩散可以得到的结深 $X_j$ 。

$$\text{恒定表面源扩散: } X_j = 2\sqrt{Dt} \operatorname{erfc}^{-1} \frac{N_B}{N_s}$$

$$\text{恒定杂质总量扩散: } X_j = 2\sqrt{Dt} \sqrt{\ln\left(\frac{N_s}{N_B}\right)}$$

实际生产中通常采用磨角染色法或磨槽染色法测定扩散得到的结深。

实际扩散工艺可以分为气-固扩散法和固-固扩散法。气-固扩散法又可分为气态源扩散、固态源扩散和液态源扩散三种方式。

1. 气态源扩散: 杂质源为气态, 稀释后挥发进入扩散系统。

2. 液态源扩散: 杂质源为液态, 由保护性气体携带进入扩散系统。

3. 固态源扩散: 杂质源为固态, 通入保护性气体, 在扩散系统中完成杂质由源到硅片表面的气相输运。

4. 固-固扩散: 在硅片表面制备一层固态杂质源, 通过加热处理使杂质由固态杂质源直接向固体硅中扩散掺杂的过程。

硅的 n 型杂质源通常为 P 或 As, p 型杂质源通常为 B。采用气-固扩散法, 常用的杂质源包括: 固态源——BN、As<sub>2</sub>O<sub>3</sub>, 液态源——BBr<sub>3</sub>、AsCl<sub>3</sub>、POCl<sub>3</sub>, 气体源——B<sub>2</sub>H<sub>6</sub>、AsH<sub>3</sub>、PH<sub>3</sub>。

## 1.4.2 离子注入

离子注入是一种向硅衬底可引入可控制数量的杂质, 以改变其电学性能的方法。它是一个物理过程, 即不发生化学反应。离子注入在现代硅片制造过程中有广泛应用, 其中最主要的用途是掺杂半导体材料。每一次掺杂对杂质的浓度和深度都有特定的要求。离子注入能够重复控制杂质的浓度和深度, 因而在几乎所有应用中都优于扩散。

离子注入基本原理是用能量为 100keV 量级的离子束入射到材料中去, 离子束与材料中的原子或分子将发生一系列物理的和化学的相互作用, 入射离子逐渐损失能量, 最后停留在材料中, 并引起材料表面成分、结构和性能发生变化, 从而优化材料表面性能, 或获得某些新的优异性能。如图 1.22 所示, 离子注入是将离子源产生的离子经加速后高速射向材料表面, 当离子进入表面, 将与固体中的原子碰撞, 将其挤进内部, 并在其射程前后和侧面激发出一个尾迹。这些撞离原子再与其他原子碰撞, 后者再继续下去, 大约在 10~11s, 材料中将建立一个有数百个间隙原子和空位的区域。这所谓碰撞级联虽然不能完全理解为一个热过程, 但经常看成是一个热能很集中的峰。一个带有 100keV 能量的离子通常在其能量耗尽并停留之前, 可进入到数百到数千原子层。当材料恢复到平衡, 大多数原子回到正常的点阵位置, 而留下一些“冻结”的空位和间隙原子。这一过程在表面下建立了富集注入元素并具有损伤的表层。离子和损伤的分布大体为高斯分布。

整个阻止过程的时间仅用 10~11s, 位移原子的停留也是在相近时间内完成的, 所以全过程很像发生在长约 0.1μm 和直径为 0.02μm 的圆柱材料总的快速加热与淬火。离子注入处理的这种快速加热——淬火与新原子注入材料中相结合, 其结果可产生一些独特的性能。

离子注入的深度是离子能量和质量以及基体原子质量的函数。能量愈高, 注入愈深。一般情况下, 离子越轻活基体原子越轻, 注入越深。一旦到达表面, 离子本身就被中和, 并成为材料的整体部分, 所以注入层不会像常规那样有可能脱落或剥离。注入的离子能够与固体原子, 或者彼此之间, 甚至与真空室内的残余气体化合生成常规合金或化合物。

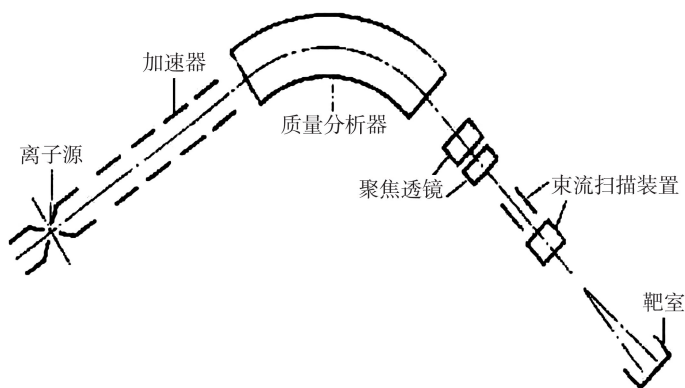


图 1.22 离子注入原理图

由于注入时高能离子束提供反应后的驱动力,故有可能在注入材料中形成常规热力学方式不能获得的亚稳态或“非平衡态”化合物这就可能使一种元素的添加量远远超过正常热溶解的数量。用能量为 100keV 量级的离子束入射到材料中去,离子束与材料中的原子或分子将发生一系列物理的和化学的相互作用,入射离子逐渐损失能量,最后停留在材料中,并引起材料表面成分、结构和性能发生变化,从而优化材料表面性能,或获得某些新的优异性能。离子注入技术是把某种元素的原子电离成离子,并使其在几十至几百千伏的电压下进行加速,在获得较高速度后射入放在真空靶室中的工件材料表面的一种离子束技术。材料经离子注入后,其表面的物理、化学及机械性能会发生显著的变化。

离子注入的基本特点是:

①纯净掺杂,离子注入是在真空系统中进行的,同时使用高分辨率的质量分析器,保证掺杂离子具有极高的纯度。

②掺杂离子浓度不受平衡固溶度的限制。原则上各种元素均可成为掺杂元素,并可以达到常规方法所无法达到的掺杂浓度。对于那些常规方法不能掺杂的元素,离子注入技术也并不难实现。

③注入离子的浓度和深度分布精确可控。注入的离子数决定于积累的束流,深度分布则由加速电压控制,这两个参量可以由外界系统精确测量、严格控制。

④注入离子时衬底温度可自由选择。根据需要既可以在高温下掺杂,也可以在室温或低温条件下掺杂。这在实际应用中是很有价值的。

⑤大面积均匀注入。离子注入系统中的束流扫描装置可以保证在很大的面积上具有很高的掺杂均匀性。

⑥离子注入掺杂深度小。一般在  $1\mu\text{m}$  以内。例如对于 100keV 离子的平均射程的典型值约为  $0.1\mu\text{m}$ 。

离子注入的优点:

①它是一种纯净的无公害的表面处理技术;

②无须热激活,无须在高温环境下进行,因而不会改变工件的外形尺寸和表面光洁度;

③离子注入层由离子束与基体表面发生一系列物理和化学相互作用而形成的一个新表面层,它与基体之间不存在剥落问题;

④离子注入后无须再进行机械加工和热处理。